

Docket No.: 22040-00017-US  
(PATENT)

IN THE UNITED STATES PATENT AND TRADEMARK OFFICE

In re Patent Application of:  
Mamoru Kitamura

Application No.: 10/628,235

Filed: July 29, 2003

Art Unit: N/A

For: AUDIO REPRODUCING APPARATUS AND  
METHOD

Examiner: Not Yet Assigned

**CLAIM FOR PRIORITY AND SUBMISSION OF DOCUMENTS**

Commissioner for Patents  
P.O. Box 1450  
Alexandria, VA 22313-1450

Dear Sir:

Applicant hereby claims priority under 35 U.S.C. 119 based on the following prior foreign application filed in the following foreign country on the date indicated:

<u>Country</u>	<u>Application No.</u>	<u>Date</u>
Japan	2001-020047	January 29, 2001

In support of this claim, a certified copy of the said original foreign application is filed herewith.

Applicant believes no fee is due with this response. However, if a fee is due, please charge our Deposit Account No. 22-0185, under Order No. 22040-00017-US from which the undersigned is authorized to draw.

Dated: September 17, 2003  
11936\_1

Respectfully submitted,

By Larry J. Hume  
Larry J. Hume

Registration No.: 44,163  
CONNOLLY BOVE LODGE & HUTZ LLP  
1990 M Street, N.W., Suite 800  
Washington, DC 20036-3425  
(202) 331-7111  
(202) 293-6229 (Fax)  
Attorney for Applicant

10/628,735

日 本 国 特 許 庁  
JAPAN PATENT OFFICE

別紙添付の書類に記載されている事項は下記の出願書類に記載されている事項と同一であることを証明する。

This is to certify that the annexed is a true copy of the following application as filed with this Office.

出 願 年 月 日            2 0 0 1 年   1 月 2 9 日  
Date of Application:

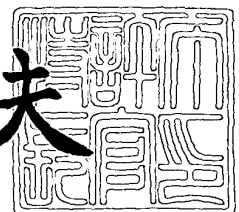
出 願 番 号            特 願 2 0 0 1 - 0 2 0 0 4 7  
Application Number:  
[ST. 10/C]:            [ J P 2 0 0 1 - 0 2 0 0 4 7 ]

出 願 人            新潟精密株式会社  
Applicant(s):

2 0 0 3 年   8 月 2 7 日

特許庁長官  
Commissioner,  
Japan Patent Office

今 井 康 夫



出証番号   出証特 2 0 0 3 - 3 0 6 9 9 8 5

【書類名】 特許願

【整理番号】 13NS1277

【提出日】 平成13年 1月29日

【あて先】 特許庁長官殿

【国際特許分類】 H03F 3/20

【発明者】

    【住所又は居所】 新潟県上越市西城町 2 丁目 5 番 1 3 号 新潟精密株式会  
社内

    【氏名】 喜多村 守

【特許出願人】

    【識別番号】 591220850

    【氏名又は名称】 新潟精密株式会社

【代理人】

    【識別番号】 100105784

    【弁理士】

    【氏名又は名称】 橘 和之

    【電話番号】 0492-49-5122

【手数料の表示】

    【予納台帳番号】 070162

    【納付金額】 21,000円

【提出物件の目録】

    【物件名】 明細書 1

    【物件名】 図面 1

    【物件名】 要約書 1

    【包括委任状番号】 0006161

【ブルーフの要否】 要

【書類名】 明細書

【発明の名称】 音声再生装置および方法

【特許請求の範囲】

【請求項 1】 デジタルオーディオ信号に基づき生成されたパルス幅変調信号に従ってオーディオ信号の増幅を行い、更にフィルタリング処理を行うことによってアナログオーディオ信号を出力する音声再生装置であって、

上記オーディオ信号の増幅を行う増幅手段に供給される電源電圧をフィードバックし、上記パルス幅変調信号を生成して上記オーディオ信号の増幅を行う過程で用いる第 1 の信号を補正する第 1 の制御ループと、

上記パルス幅変調信号から生成される第 3 の信号を増幅用電源の供給制御部にフィードフォワードし、上記増幅用電源の供給を制御するための第 2 の信号を補正する第 2 の制御ループと備えたことを特徴とする音声再生装置。

【請求項 2】 上記第 1 の信号と上記第 2 の信号は同じものであることを特徴とする請求項 1 に記載の音声再生装置。

【請求項 3】 デジタルオーディオ信号に基づき生成されたパルス幅変調信号に従ってオーディオ信号の増幅を行い、更にフィルタリング処理を行うことによってアナログオーディオ信号を出力する音声再生装置であって、

上記オーディオ信号の増幅を行う増幅手段に供給される電源電圧を増幅用電源の供給制御部にフィードバックする第 1 の制御ループと、

上記パルス幅変調信号をもとに、上記増幅手段に供給される電源電圧と略同じ振幅で逆相の信号を生成して上記増幅用電源の供給制御部にフィードフォワードする第 2 の制御ループと備え、

上記第 1 の制御ループおよび上記第 2 の制御ループを用いて上記増幅用電源の供給制御を行うようにしたことを特徴とする音声再生装置。

【請求項 4】 入力されたデジタルオーディオ信号に対して変調に基づく変換処理を行い、パルス幅変調信号を生成する変調処理手段と、

上記変調処理手段により生成されたパルス幅変調信号に基づいてオーディオ信号の増幅を行う増幅手段と、

上記増幅手段より出力された信号に対してフィルタリング処理を行うことによ

ってアナログオーディオ信号を生成するフィルタ手段と、

上記増幅手段に対する増幅用電源の供給を所定の制御信号に従って制御する電源供給制御手段と、

上記増幅手段に供給される電源電圧に応じた振幅の信号をフィードバック入力するとともに、上記変調処理手段により生成された上記パルス幅変調信号をもとに、上記増幅手段に供給される電源電圧と略同じ振幅で逆相の信号を生成してフィードフォワード入力し、上記所定の制御信号を補正する補正手段とを備えたことを特徴とする音声再生装置。

【請求項 5】 上記電源供給制御手段は、上記所定の制御信号に従って上記増幅用電源からの電力を上記増幅手段に断続的に供給するように制御するスイッチングレギュレータであり、

上記補正手段は、上記フィードバック入力および上記フィードフォワード入力した信号に基づいて上記所定の制御信号のパルス幅を補正することを特徴とする請求項 4 に記載の音声再生装置。

【請求項 6】 入力されたデジタルオーディオ信号に対して  $\Delta \Sigma$  変調に基づく変換処理を行い、パルス幅変調信号を生成する  $\Delta \Sigma$  変調処理手段と、

上記  $\Delta \Sigma$  変調処理手段により生成されたパルス幅変調信号に基づいてオーディオ信号の増幅を行う増幅手段と、

上記増幅手段より出力された信号に対してフィルタリング処理を行うことによってアナログオーディオ信号を生成するフィルタ手段と、

上記増幅手段に対する増幅用電源の供給を所定の制御信号に従って制御する電源供給制御手段と、

所定のクロック信号をもとに三角波信号を発生する三角波発生手段と、

上記  $\Delta \Sigma$  変調処理手段により生成された上記パルス幅変調信号をもとに、上記増幅手段に供給される電源電圧と略同じ振幅で逆相の信号を生成する信号生成手段と、

上記増幅手段に供給される電源電圧に応じた振幅の信号を一方の入力端子に入力するとともに、上記増幅用電源からの信号および上記信号生成手段により生成された信号を他方の入力端子に入力し、2つの入力信号を比較して差分信号を生

成する第1の比較手段と、

上記三角波発生手段より発生された三角波信号を一方の入力端子に入力するとともに、上記第1の比較手段より出力された差分信号を他方の入力端子に入力し、2つの入力信号を比較して上記所定の制御信号を生成し、上記電源供給制御手段に供給する第2の比較手段とを備えたことを特徴とする音声再生装置。

【請求項7】 入力されたデジタルオーディオ信号に対して $\Delta\Sigma$ 変調に基づく変換処理を行い、パルス幅変調信号を生成する $\Delta\Sigma$ 変調処理手段と、

上記 $\Delta\Sigma$ 変調処理手段により生成されたパルス幅変調信号に基づいてオーディオ信号の増幅を行う増幅手段と、

上記増幅手段より出力された信号に対してフィルタリング処理を行うことによってアナログオーディオ信号を生成するフィルタ手段と、

上記増幅手段に対する増幅用電源の供給を所定の制御信号に従って制御する電源供給制御手段と、

所定のクロック信号をもとに三角波信号を発生する三角波発生手段と、

上記 $\Delta\Sigma$ 変調処理手段により生成された上記パルス幅変調信号をもとに、上記増幅手段に供給される電源電圧と略同じ振幅で逆相の信号を生成する信号生成手段と、

上記増幅手段に供給される電源電圧に応じた振幅の信号および上記信号生成手段により生成された信号を一方の入力端子に入力するとともに、上記増幅用電源からの信号を他方の入力端子に入力し、2つの入力信号を比較して差分信号を生成する第1の比較手段と、

上記三角波発生手段より発生された三角波信号を一方の入力端子に入力するとともに、上記第1の比較手段より出力された差分信号を他方の入力端子に入力し、2つの入力信号を比較して上記所定の制御信号を生成し、上記電源供給制御手段に供給する第2の比較手段とを備えたことを特徴とする音声再生装置。

【請求項8】 デジタルオーディオ信号に基づき生成されたパルス幅変調信号に従ってオーディオ信号の増幅を行い、更にフィルタリング処理を行うことによってアナログオーディオ信号を出力する音声再生装置であって、

上記オーディオ信号の増幅を行う増幅手段に供給される電源電圧を検出して増

幅用電源の供給制御部にフィードバックし、フィードバックした電源電圧に基づいて、上記増幅用電源の供給制御を行うための制御信号のパルス幅を補正するようにしたことを特徴とする音声再生装置。

【請求項 9】 デジタルオーディオ信号に基づき生成されたパルス幅変調信号に従ってオーディオ信号の増幅を行い、更にフィルタリング処理を行うことによってアナログオーディオ信号を出力する音声再生装置であって、

上記パルス幅変調信号をもとに、上記増幅手段に供給される電源電圧と略同じ振幅で逆相の信号を生成して上記増幅用電源の供給制御部にフィードフォワードし、フィードフォワードした信号に基づいて、上記増幅用電源の供給制御を行うための制御信号のパルス幅を補正するようにしたことを特徴とする音声再生装置。

【請求項 1 0】 デジタルオーディオ信号に基づき生成されたパルス幅変調信号に従ってオーディオ信号の増幅を行い、更にフィルタリング処理を行うことによってアナログオーディオ信号を出力する音声再生方法であって、

上記オーディオ信号の増幅を行う増幅手段に供給される電源電圧に応じた振幅の信号をフィードバック入力するとともに、上記パルス幅変調信号をもとに、上記増幅手段に供給される電源電圧と略同じ振幅で逆相の信号を生成してフィードフォワード入力し、上記パルス幅変調信号を生成して上記オーディオ信号の増幅を行う過程で用いる所定の制御信号を補正するようにしたことを特徴とする音声再生方法。

【請求項 1 1】 デジタルオーディオ信号に基づき生成されたパルス幅変調信号に従ってオーディオ信号の増幅を行い、更にフィルタリング処理を行うことによってアナログオーディオ信号を出力する音声再生方法であって、

上記オーディオ信号の増幅を行う増幅手段に供給される電源電圧に応じた振幅の信号を増幅用電源の供給制御部にフィードバックするとともに、上記パルス幅変調信号をもとに、上記増幅手段に供給される電源電圧と略同じ振幅で逆相の信号を生成して上記増幅用電源の供給制御部にフィードフォワードして、上記増幅手段に対する上記増幅用電源の供給制御を行うために用いる所定の制御信号を補正するようにしたことを特徴とする音声再生方法。

**【発明の詳細な説明】****【0001】****【発明の属する技術分野】**

本発明は音声再生装置および方法に関し、特に、CD（コンパクトディスク）等のデジタル信号記録メディアに記録されたデジタルのオーディオデータを再生してアナログ出力するデジタルパワーアンプに用いて好適なものである。

**【0002】****【従来の技術】**

従来、もともとアナログ信号であるオーディオ情報をデジタル信号で表現する手段として、PCMマルチビット方式（以下、PCM方式と略す）が採用されてきた。現在広範に用いられているCDも、このPCM方式を採用している。PCM方式では、サンプリング周波数（44.1kHz）のタイミング毎に量子化特性に応じた演算を行ってアナログ信号をデジタル信号に置き換え、全てのサンプル点についてデータの絶対量をCDに記録する。

**【0003】**

これに対して、最近になって、 $\Delta\Sigma$ 変調を用いて量子化ノイズの分布を制御することにより、PCM方式に比べてデジタル信号から元のアナログ信号への復元性を向上させた1ビット方式が注目を集めている。1ビット方式では、直前のデータに対する変化量を2値信号として記録するだけで、PCM方式のような情報量の間引きや補間がないため、量子化によって得られる1ビット信号は極めてアナログに近い特性を示している。

**【0004】**

したがって、1ビット方式に基づく音声再生装置（デジタルパワーアンプ）、所謂1ビットアンプでは、PCM方式と異なりD/A変換器を必要とせず、最終段に設けたローパスフィルタにより高周波成分のデジタル信号を除去するだけの単純なプロセスで元のアナログ信号を再現することができるというメリットを有している。

**【0005】**

図5は、従来の1ビットアンプの構成を概略的に示すブロック図である。図5



において、 $\Delta\Sigma$ 変調部 52 は、CD 51 から再生されたデジタルオーディオの 1 ビット信号に対して  $\Delta\Sigma$  変調に基づく変換処理を行い、PWM (Pulse Width Modulation: パルス幅変調) 信号を得る。そして、得られた PWM 信号をドライバ回路 53 に供給する。ドライバ回路 53 は、 $\Delta\Sigma$  変調部 52 より供給された PWM 信号を用いて、パワーアンプ 54 を駆動するための制御信号を生成する。

#### 【0006】

パワーアンプ 54 は、フルブリッジのスイッチング回路から成り、各スイッチング素子の ON 状態の時間を制御することによって、供給される電源電圧に基づきオーディオ信号を増幅して出力する。このスイッチングを制御するための信号として、時間軸にアナログ的な幅を持つ PWM 信号を用いる。このパワーアンプ 54 によって増幅されたオーディオ信号は、ローパスフィルタ (LPF) 55 を通してアナログオーディオ信号となり、スピーカ 56 より出力される。

#### 【0007】

上述したように、このような構成の 1 ビットアンプを用いれば、再生時に D/A 変換動作を行うことなく、ローパスフィルタ 55 によって高周波信号を除去するだけの単純なプロセスで元のアナログ信号を再現することができる。しかし、このような構成では、パワーアンプ 54 の電源電圧の変動等によって、増幅されるオーディオ信号に誤差や歪みが生じ、再生音声の音質に悪影響を与える原因になってしまう。

#### 【0008】

すなわち、例えば大きな音を出力する際には、電源が持つ出力インピーダンスに非常に多くの電流が流れるため、電源電圧は低下する。電源電圧が下がると、オーディオ信号の出力レベルが頭打ちになってクリップしてしまい、波形に歪みが生じてしまう。また、比較的小さい音を出力する場合でも、立ち上がりエッジや立ち下りエッジの急峻な信号を出力する場合には、電源電圧は低下あるいは上昇してしまい、出力波形に歪みを生じる原因となる。

#### 【0009】

そこで、このような問題点を解決するために、電源電圧が変動し得るパワーアンプ 54 の出力信号を  $\Delta\Sigma$  変調部 52 にフィードバックし、このフィードバック

信号を用いて電源電圧の変動分を補正した上でPWM信号を生成することにより、PWM信号のパルス幅をリアルタイムに調整するようにした1ビットアンプが提案されるに至っている。

#### 【0010】

##### 【発明が解決しようとする課題】

しかしながら、上述のフィードバックループを備えた1ビットアンプでも、電源電圧の変動を完全にはなくすることができず、増幅されるオーディオ信号の波形に依然として歪みを生じる場合があるという問題があった。

電源電圧の変動分を含んだオーディオ信号をADコンバータによってデジタル信号に変換し、デジタル演算を施すことによって歪みを補正する方法も考えられるが、その場合の演算は非常に複雑となり、高い性能を簡易に実現するのは困難である。

#### 【0011】

本発明は、このような問題を解決するために成されたものであり、パワーアンプに用いる電源電圧の変動をより簡易かつ確実に抑制することができるようにし、電源電圧の変動に伴う再生音声の音質劣化をより少なくできるようにすることを目的としている。

#### 【0012】

##### 【課題を解決するための手段】

本発明の音声再生装置は、デジタルオーディオ信号に基づき生成されたパルス幅変調信号に従ってオーディオ信号の増幅を行い、更にフィルタリング処理を行うことによってアナログオーディオ信号を出力する音声再生装置であって、上記オーディオ信号の増幅を行う増幅手段に供給される電源電圧をフィードバックし、上記パルス幅変調信号を生成して上記オーディオ信号の増幅を行う過程で用いる第1の信号を補正する第1の制御ループと、上記パルス幅変調信号から生成される第3の信号を増幅用電源の供給制御部にフィードフォワードし、上記増幅用電源の供給を制御するための第2の信号を補正する第2の制御ループと備えたことを特徴とする。

#### 【0013】

本発明の他の態様では、上記第1の信号と上記第2の信号は同じものであることを特徴とする。

#### 【0014】

本発明のその他の態様では、デジタルオーディオ信号に基づき生成されたパルス幅変調信号に従ってオーディオ信号の増幅を行い、更にフィルタリング処理を行うことによってアナログオーディオ信号を出力する音声再生装置であって、上記オーディオ信号の増幅を行う増幅手段に供給される電源電圧を増幅用電源の供給制御部にフィードバックする第1の制御ループと、上記パルス幅変調信号をもとに、上記増幅手段に供給される電源電圧と略同じ振幅で逆相の信号を生成して上記増幅用電源の供給制御部にフィードフォワードする第2の制御ループと備え、上記第1の制御ループおよび上記第2の制御ループを用いて上記増幅用電源の供給制御を行うようにしたことを特徴とする。

#### 【0015】

本発明のその他の態様では、入力されたデジタルオーディオ信号に対して変調に基づく変換処理を行い、パルス幅変調信号を生成する変調処理手段と、上記変調処理手段により生成されたパルス幅変調信号に基づいてオーディオ信号の増幅を行う増幅手段と、上記増幅手段より出力された信号に対してフィルタリング処理を行うことによってアナログオーディオ信号を生成するフィルタ手段と、上記増幅手段に対する増幅用電源の供給を所定の制御信号に従って制御する電源供給制御手段と、上記増幅手段に供給される電源電圧に応じた振幅の信号をフィードバック入力するとともに、上記変調処理手段により生成された上記パルス幅変調信号をもとに、上記増幅手段に供給される電源電圧と略同じ振幅で逆相の信号を生成してフィードフォワード入力し、上記所定の制御信号を補正する補正手段とを備えたことを特徴とする。

#### 【0016】

本発明のその他の態様では、上記電源供給制御手段は、上記所定の制御信号に従って上記増幅用電源からの電力を上記増幅手段に断続的に供給するように制御するスイッチングレギュレータであり、上記補正手段は、上記フィードバック入力および上記フィードフォワード入力した信号に基づいて上記所定の制御信号の

パルス幅を補正することを特徴とする。

【0017】

本発明のその他の態様では、入力されたデジタルオーディオ信号に対して $\Delta\Sigma$ 変調に基づく変換処理を行い、パルス幅変調信号を生成する $\Delta\Sigma$ 変調処理手段と、上記 $\Delta\Sigma$ 変調処理手段により生成されたパルス幅変調信号に基づいてオーディオ信号の増幅を行う増幅手段と、上記増幅手段より出力された信号に対してフィルタリング処理を行うことによってアナログオーディオ信号を生成するフィルタ手段と、上記増幅手段に対する増幅用電源の供給を所定の制御信号に従って制御する電源供給制御手段と、所定のクロック信号をもとに三角波信号を発生する三角波発生手段と、上記 $\Delta\Sigma$ 変調処理手段により生成された上記パルス幅変調信号をもとに、上記増幅手段に供給される電源電圧と略同じ振幅で逆相の信号を生成する信号生成手段と、上記増幅手段に供給される電源電圧に応じた振幅の信号を一方の入力端子に入力するとともに、上記増幅用電源からの信号および上記信号生成手段により生成された信号を他方の入力端子に入力し、2つの入力信号を比較して差分信号を生成する第1の比較手段と、上記三角波発生手段より発生された三角波信号を一方の入力端子に入力するとともに、上記第1の比較手段より出力された差分信号を他方の入力端子に入力し、2つの入力信号を比較して上記所定の制御信号を生成し、上記電源供給制御手段に供給する第2の比較手段とを備えたことを特徴とする。

【0018】

本発明のその他の態様では、入力されたデジタルオーディオ信号に対して $\Delta\Sigma$ 変調に基づく変換処理を行い、パルス幅変調信号を生成する $\Delta\Sigma$ 変調処理手段と、上記 $\Delta\Sigma$ 変調処理手段により生成されたパルス幅変調信号に基づいてオーディオ信号の増幅を行う増幅手段と、上記増幅手段より出力された信号に対してフィルタリング処理を行うことによってアナログオーディオ信号を生成するフィルタ手段と、上記増幅手段に対する増幅用電源の供給を所定の制御信号に従って制御する電源供給制御手段と、所定のクロック信号をもとに三角波信号を発生する三角波発生手段と、上記 $\Delta\Sigma$ 変調処理手段により生成された上記パルス幅変調信号をもとに、上記増幅手段に供給される電源電圧と略同じ振幅で逆相の信号を生成

する信号生成手段と、上記増幅手段に供給される電源電圧に応じた振幅の信号および上記信号生成手段により生成された信号を一方の入力端子に入力するとともに、上記増幅用電源からの信号を他方の入力端子に入力し、2つの入力信号を比較して差分信号を生成する第1の比較手段と、上記三角波発生手段より発生された三角波信号を一方の入力端子に入力するとともに、上記第1の比較手段より出力された差分信号を他方の入力端子に入力し、2つの入力信号を比較して上記所定の制御信号を生成し、上記電源供給制御手段に供給する第2の比較手段とを備えたことを特徴とする。

#### 【0019】

本発明のその他の態様では、デジタルオーディオ信号に基づき生成されたパルス幅変調信号に従ってオーディオ信号の増幅を行い、更にフィルタリング処理を行うことによってアナログオーディオ信号を出力する音声再生装置であって、上記オーディオ信号の増幅を行う増幅手段に供給される電源電圧を検出して増幅用電源の供給制御部にフィードバックし、フィードバックした電源電圧に基づいて、上記増幅用電源の供給制御を行うための制御信号のパルス幅を補正するようにしたことを特徴とする。

#### 【0020】

本発明のその他の態様では、デジタルオーディオ信号に基づき生成されたパルス幅変調信号に従ってオーディオ信号の増幅を行い、更にフィルタリング処理を行うことによってアナログオーディオ信号を出力する音声再生装置であって、上記パルス幅変調信号をもとに、上記増幅手段に供給される電源電圧と略同じ振幅で逆相の信号を生成して上記増幅用電源の供給制御部にフィードフォワードし、フィードフォワードした信号に基づいて、上記増幅用電源の供給制御を行うための制御信号のパルス幅を補正するようにしたことを特徴とする。

#### 【0021】

また、本発明の音声再生方法は、デジタルオーディオ信号に基づき生成されたパルス幅変調信号に従ってオーディオ信号の増幅を行い、更にフィルタリング処理を行うことによってアナログオーディオ信号を出力する音声再生方法であって、上記オーディオ信号の増幅を行う増幅手段に供給される電源電圧に応じた振幅

の信号をフィードバック入力するとともに、上記パルス幅変調信号をもとに、上記増幅手段に供給される電源電圧と略同じ振幅で逆相の信号を生成してフィードフォワード入力し、上記パルス幅変調信号を生成して上記オーディオ信号の増幅を行う過程で用いる所定の制御信号を補正するようにしたことを特徴とする。

#### 【0022】

本発明の他の態様では、デジタルオーディオ信号に基づき生成されたパルス幅変調信号に従ってオーディオ信号の増幅を行い、更にフィルタリング処理を行うことによってアナログオーディオ信号を出力する音声再生方法であって、上記オーディオ信号の増幅を行う増幅手段に供給される電源電圧に応じた振幅の信号を増幅用電源の供給制御部にフィードバックするとともに、上記パルス幅変調信号をもとに、上記増幅手段に供給される電源電圧と略同じ振幅で逆相の信号を生成して上記増幅用電源の供給制御部にフィードフォワードして、上記増幅手段に対する上記増幅用電源の供給制御を行うために用いる所定の制御信号を補正するようにしたことを特徴とする。

#### 【0023】

上記のように構成した本発明によれば、増幅手段に供給される電源電圧が検出されてフィードバック制御され、フィードバック信号を用いて電源電圧の変動分が補正される。また、増幅手段を駆動制御する元となるパルス幅変調信号から、増幅手段に供給される電源電圧と略同じ振幅で逆相の信号が生成されてフィードフォワード制御され、フィードフォワード信号を用いて電源電圧の変動があらかじめ相殺されるように補正が行われる。

#### 【0024】

##### 【発明の実施の形態】

以下、本発明の一実施形態を図面に基づいて説明する。

図1は、本発明の音声再生装置を実施した本実施形態による1ビットアンプの構成例を示す図である。図1に示すように、本実施形態の1ビットアンプは、DAC部1、ドライバ回路2、パワーアンプ3、LPF4を備えており、CD51より再生されたデジタルオーディオ信号をもとにDAC部1にて生成したPWM信号に基づいて、ドライバ回路2がパワーアンプ3の増幅時間を制御し、得られ

た増幅信号をLPF4に通すことにより、アナログオーディオ信号を得る。

#### 【0025】

上記DAC部1は、CD51から再生されたデジタルオーディオの1ビット信号に対し、 $\Delta\Sigma$ 変調に基づく変換処理等を行い、PWM信号を得るものである。このDAC部1は、CD51から再生されたデジタルの1ビット信号に対して $\Delta\Sigma$ 変調に基づく変換処理を行ことによりPWM信号を生成する $\Delta\Sigma$ 変調処理部、その動作タイミングを水晶発振子より発せられるクロック信号に基づき制御するタイミングコントローラなどを備えている。

#### 【0026】

ドライバ回路2は、DAC部1より供給されるPWM信号を用いてパワーアンプ3の駆動制御信号を生成する。そして、生成した駆動制御信号に基づいて、パワーアンプ3をフルブリッジで構成する各スイッチング素子（pMOSトランジスタQ1、Q2およびnMOSトランジスタQ3、Q4）をON状態とする時間を制御し、駆動する。これにより、パワーアンプ3は、制御された駆動時間分だけ、電源Vpから供給される電源電圧に基づきオーディオ信号を増幅して出力する。

#### 【0027】

このパワーアンプ3により増幅されたオーディオ信号は、コイルL1、L2およびコンデンサC1から成るLPF4を通してアナログオーディオ信号となり、スピーカ56より出力される。

#### 【0028】

パワーアンプ3に電源電圧を供給する電源Vpには、スイッチングレギュレータ5が設けられている。スイッチングレギュレータ5は、スイッチング素子であるnMOSトランジスタQ5と、当該nMOSトランジスタQ5を駆動するドライバ6と、nMOSトランジスタQ5とパワーアンプ3との間に接続されたコイルL3と、nMOSトランジスタQ5およびコイルL3の信号ラインとグランドとの間に互いに並列に接続されたコンデンサC2、C3およびダイオードD1とを備えている。

#### 【0029】

スイッチングレギュレータ 5 は、電源  $V_p$  からの電力をパワーアンプ 3 に断続的に供給するように nMOS トランジスタ Q 5 によって制御し、その断続周期あるいは 1 周期内のオン／オフの時間比を変えることにより、パワーアンプ 3 に対して所定の負荷電力を与えるようにする。このとき、nMOS トランジスタ Q 5 のオン／オフを制御するための制御信号は、パワーアンプ 3 からフィードバックされる電源電圧  $V_0$  の変動分を含んだ信号等に基づいて生成する。

#### 【0030】

すなわち、パワーアンプ 3 に供給される電源電圧  $V_0$  の変動を検出するために、パワーアンプ 3 の電源供給側のノード D を第 1 のコンパレータ 7 の負側の入力端子に接続するとともに、パワーアンプ 3 のグランド側のノード E を電源  $V_p$  を介して第 1 のコンパレータ 7 の正側の入力端子に接続する。これにより、第 1 のコンパレータ 7 の負側の入力端子にはパワーアンプ 3 の電源電圧  $V_0$  が供給され、正側の入力端子には電源  $V_p$  の正の電圧が供給される。

#### 【0031】

第 1 のコンパレータ 7 は、電源  $V_p$  より供給される信号と、パワーアンプ 3 より供給される電源電圧  $V_0$  に応じた振幅の信号とを比較し、その差分信号を生成して第 2 のコンパレータ 8 の正側の入力端子に出力する。このとき抵抗 R 4 およびコンデンサ C 4 は、得られる差分信号にフィルタをかけて滑らかにする働きをする。一方、第 2 のコンパレータ 8 の負側の入力端子には、三角波発生部 9 により生成される三角波信号が入力される。

#### 【0032】

第 2 のコンパレータ 8 は、第 1 のコンパレータ 7 より出力される差分信号と、三角波発生部 9 により生成された三角波信号とを比較して、スイッチングレギュレータ 5 内の nMOS トランジスタ Q 5 の駆動を制御するためのパルス信号を生成する。このようにして生成されたパルス信号は、スイッチングレギュレータ 5 内のドライバ 6 に供給され、これによって nMOS トランジスタ Q 5 のオン／オフが制御される。

#### 【0033】

三角波発生部 9 は、DAC 部 1 内の図示しないタイミングコントローラより出



力されるクロック信号 ( $\Delta\Sigma$ 変調処理部に供給されるクロック信号と同じもの)の各パルス毎に、そのパルス幅の時間分だけ信号を積分してはリセットするという動作を繰り返すことにより、三角波信号を発生する。三角波信号を生成する元の信号として、DAC部1内の $\Delta\Sigma$ 変調処理部等を制御しているクロック信号と同じクロック信号を用いることで、複数のクロックを用いることによる余計な干渉を防ぐことができる。

#### 【0034】

図2は、第1のコンパレータ7より出力される差分信号と、三角波発生部9により生成された三角波信号とから、nMOSトランジスタQ5の駆動タイミングを決めるためのパルス信号を生成する様子を示す波形図である。

#### 【0035】

図2において、第2のコンパレータ8の負側端子に入力されるノードBの三角波信号は、当該第2のコンパレータ8の出力ノードCのパルス信号について“H”または“L”を決める際のしきい値となる。すなわち、第2のコンパレータ8の出力ノードCのパルス信号は、第2のコンパレータ8の正側端子に入力されるノードAの差分信号のレベルが負側端子に入力されるノードBの三角波信号のレベルより大きいところで“H”となり、差分信号のレベルが三角波信号のレベルより小さいところで“L”となる。

#### 【0036】

このような動作状態において、あるタイミングtで電源電圧 $V_0$ に変動が生じると、第1のコンパレータ7より出力されるノードAの差分信号が例えば図2のように変化する。これにより第2のコンパレータ8のしきい値が変動するため、ノードCのパルス信号のパルス幅も図2のように変化する。これにより、電源電圧 $V_0$ の変動に応じてスイッチングレギュレータ5内のnMOSトランジスタQ5の駆動タイミングを可変とし、電源 $V_p$ からパワーアンプ3に対する電源電圧の供給を制御することが可能となる。

#### 【0037】

例えば、あるタイミングtで電源電圧 $V_0$ が上昇すると、第1のコンパレータ7より出力されるノードAの差分信号は、図2のように小さくなる方向に変化する

る。これにより、第 2 のコンパレータ 8 より出力されるノード C のパルス信号のパルス幅 W がそれまでよりも狭くなる。これにより、スイッチングレギュレータ 5 内の n M O S トランジスタ Q 5 がオンする時間が短くなるので、パワーアンプ 3 に供給される電源電圧  $V_0$  が下がり、電源電圧  $V_0$  の変動が抑制される。

#### 【 0 0 3 8 】

本実施形態では、パワーアンプ 3 の出力信号を D A C 部 1 内の  $\Delta \Sigma$  変調処理部にフィードバックして P W M 信号のパルス幅を補正するのではなく、電源  $V_p$  からの電源電圧の供給を制御するスイッチングレギュレータ 5 に電源電圧そのものをフィードバックし、電源電圧の変動に応じて当該電源電圧の供給をダイレクトに制御するようにしている。したがって、従来に比べて精度の良いフィードバック制御を行うことができる。

#### 【 0 0 3 9 】

また、本実施形態では、以上のような電源  $V_p$  に対するフィードバック制御ループに加えて、以下に述べるフィードフォワード制御ループも構成している。すなわち、D A C 部 1 により生成されるデジタルの P W M 信号に対してローパスフィルタ処理を行う L P F 1 0 を設け、この L P F 1 0 によりアナログの P W M 信号を生成する。そして、このアナログの P W M 信号を第 1 のコンパレータ 7 の正側の入力端子に供給する。以上の第 1 および第 2 のコンパレータ 7、8、三角波発生部 9、L P F 1 0 によって本発明の補正手段が構成される。

#### 【 0 0 4 0 】

P W M 信号は、オーディオ信号を増幅する時間を制御するための元となる信号であるから、この P W M 信号のパルス幅によってオーディオ信号の増幅時間、すなわち、オーディオ信号の振幅はあらかじめ予測できる。例えば、P W M 信号のパルス幅が大きいときは、大きな振幅のオーディオ信号を再生音声として出力することが予測できる。また、パワーアンプ 3 に生じる電源電圧  $V_0$  は、再生されるオーディオ信号の振幅に応じて変動する。

#### 【 0 0 4 1 】

したがって、P W M 信号と電源電圧  $V_0$  の変動とはある程度相関を持つと言える。そこで、本実施形態では、この P W M 信号をスイッチングレギュレータ 5 に

フィードフォワードして電源  $V_p$  からの電力供給を制御することにより、パワーアンプ 3 に生じる電源電圧  $V_0$  の変動を抑制するようにしている。

#### 【0042】

図 3 は、本実施形態によるフィードフォワード制御の動作原理を説明するための図である。ここでは、パワーアンプ 3 により増幅されてスピーカ 5 6 から出力されるオーディオ信号の波形  $V_a$  が図 3 (a) のようになっているものとする。この場合、パワーアンプ 3 に供給される電源電圧  $V_0$  は、オーディオ出力波形  $V_a$  の振幅に応じて図 3 (b) のように変動する。

#### 【0043】

本実施形態では、図 1 に示したように、DAC 部 1 より出力される PWM 信号に対して LPF 10 でローパスフィルタ処理を行い、その出力信号を第 1 および第 2 のコンパレータ 7, 8 を介してスイッチングレギュレータ 5 にフィードフォワードすることにより、図 3 (c) に示す波形の分だけ電圧を補正するような制御をかける。図 3 (c) に示す波形は、図 3 (b) に示す電源電圧  $V_0$  の変動分と逆相ではほぼ振幅が等しくなる波形である。この図 3 (c) のような波形のフィードフォワード制御をかけることにより、電源電圧  $V_0$  の変動を相殺によってあらかじめキャンセルする。

#### 【0044】

具体的には、LPF 10 においてアナログの PWM 信号を生成する際に、図 3 (c) の波形が  $-k V_a$  ( $k$  は係数) となるように上記アナログの PWM 信号の振幅を制御する。電源電圧  $V_0$  の変動の要因となる電源  $V_p$  の出力インピーダンスは、スイッチングレギュレータ 5 のコンデンサ  $C_2$ ,  $C_3$  等の特性によってほぼ決まるため、電源電圧  $V_0$  の変動を抑えるために必要な係数  $k$  の値は、当該コンデンサ  $C_2$ ,  $C_3$  等の特性からほぼ一意に定まる。したがって、図 3 (c) のようなフィードフォワード制御がかかるように LPF 10 をあらかじめ設計しておくことは可能である。

#### 【0045】

以上詳しく説明したように、本実施形態においては、パワーアンプ 3 に生じる電源電圧  $V_0$  の変動を検出して電源  $V_p$  のスイッチングレギュレータ 5 にフィー

ドバックする第1の制御ループに加えて、DAC部1により生成されるPWM信号を用いてスイッチングレギュレータ5にフィードフォワードする第2の制御ループも設けている。

#### 【0046】

これにより、単純にフィードバック制御する場合に比べて制御の精度を向上させることができ、フィードバック制御だけでは除去し切れない電源電圧の変動も有効に抑制することができる。また、オーディオ信号をデジタル化してデジタル演算を施すことによる補正方法と比べて、制御をより簡易的に行うことができる。したがって、本実施形態によれば、電源電圧の変動等に伴う再生音声の音質劣化を簡易的、かつ、より確実に抑制することが可能となる。

#### 【0047】

図4は、本実施形態による1ビットアンプの他の構成例を示す図であり、図1に示した構成要素と同一の機能を有する構成要素には同一の符号を付している。図4に示す1ビットアンプでは、LPF10より出力されたアナログのPWM信号をインバータ11に通すことによって位相を反転し、その位相反転した信号を第1のコンパレータ7の負側の入力端子に供給するようにしている。

#### 【0048】

つまり、図4の例では、パワーアンプ3からスイッチングレギュレータ5にフィードバックする電源電圧 $V_0$ そのものをPWM信号によってコントロールするようにしている。この場合、パワーアンプ3からフィードバックする電源電圧 $V_0$ は、2つの抵抗 $R_1$ 、 $R_2$ によって適当な値に分圧して第1のコンパレータ7の負側の入力端子に供給する。

#### 【0049】

このように構成した場合も、単純にフィードバック制御する場合に比べて制御の精度を向上させることができ、フィードバック制御だけでは除去し切れない電源電圧の変動も有効に抑制することができる。また、デジタル演算による補正方法に比べて、制御をより簡易的に行うことができる。したがって、電源電圧の変動等に伴う再生音声の音質劣化を簡易的、かつ、より確実に抑制することが可能となる。

**【0050】**

なお、以上に説明した実施形態は、本発明を実施するにあたっての具体化の一例を示したものに過ぎず、これらによって本発明の技術的範囲が限定的に解釈されてはならないものである。すなわち、本発明はその精神、またはその主要な特徴から逸脱することなく、様々な形で実施することができる。

**【0051】**

例えば、上記実施形態では、アナログのPWM信号をフィードフォワードする際に、図3(c)に示す $kV_a$ の波形で制御がかかるようにLPF10そのものを設計していた。これに対して、LPF10は普通にローパスフィルタ処理を行うようにし、その出力信号に対して位相を反転して係数 $k$ をかける回路を別に設けるようにしても良い。

**【0052】**

また、上記実施形態は、フィードバック制御ループもフィードフォワード制御ループも共に電源 $V_p$ に対する制御ループを構成していたが、必ずしもこの例に限定されるものではない。例えば、フィードバック制御ループは、DAC部1にフィードバックしてPWM信号のパルス幅を補正する制御ループや、ドライバ回路2にフィードバックしてパワーアンプ3の駆動制御信号のパルス幅を補正する制御ループ、あるいはその他の制御ループであっても良い。

**【0053】****【発明の効果】**

本発明は上述したように、増幅手段の電源電圧を検出してフィードバック制御することに加えて、増幅手段を駆動制御する元となるパルス幅変調信号を用いてフィードフォワード制御するようにしたので、単純にフィードバック制御する場合に比べて制御の精度を向上させることができ、電源電圧の変動を有効に抑制することができる。また、デジタル演算により電源電圧の変動を補正する方法と比べて、制御をより簡易的に行うことができる。したがって、電源電圧の変動等に伴う再生音声の音質劣化をより簡易的かつ確実に抑制することができる。

**【0054】**

また、フィードバック制御ループとして、増幅手段の電源電圧を検出して電源

の供給制御部にフィードバックする制御ループを構成することにより、電源電圧の変動を電源の供給制御によってダイレクトに抑制することができ、制御の精度を向上させることができる。フィードフォワード制御ループについても同様に、PWM信号を用いて電源の供給制御部にフィードフォワードをかけることにより、電源電圧の変動をダイレクトに抑制することができ、制御の精度を向上させることができる。

#### 【図面の簡単な説明】

##### 【図 1】

本発明の音声再生装置を実施した本実施形態による 1 ビットアンプの構成例を示す図である。

##### 【図 2】

第 1 および第 2 のコンパレータ、三角波発生部の動作を説明するための波形図である。

##### 【図 3】

本実施形態によるフィードフォワード制御の動作原理を説明するための図である。

##### 【図 4】

本実施形態による 1 ビットアンプの他の構成例を示す図である。

##### 【図 5】

従来の 1 ビットアンプの構成を示す図である。

#### 【符号の説明】

- 1 DAC 部
- 2 ドライバ回路
- 3 パワーアンプ
- 4 LPF
- 5 スイッチングレギュレータ
- 6 ドライバ
- 7 第 1 のコンパレータ
- 8 第 2 のコンパレータ

9 三角波発生部

1 0 L P F

1 1 インバータ

5 1 C D

5 6 スピーカ

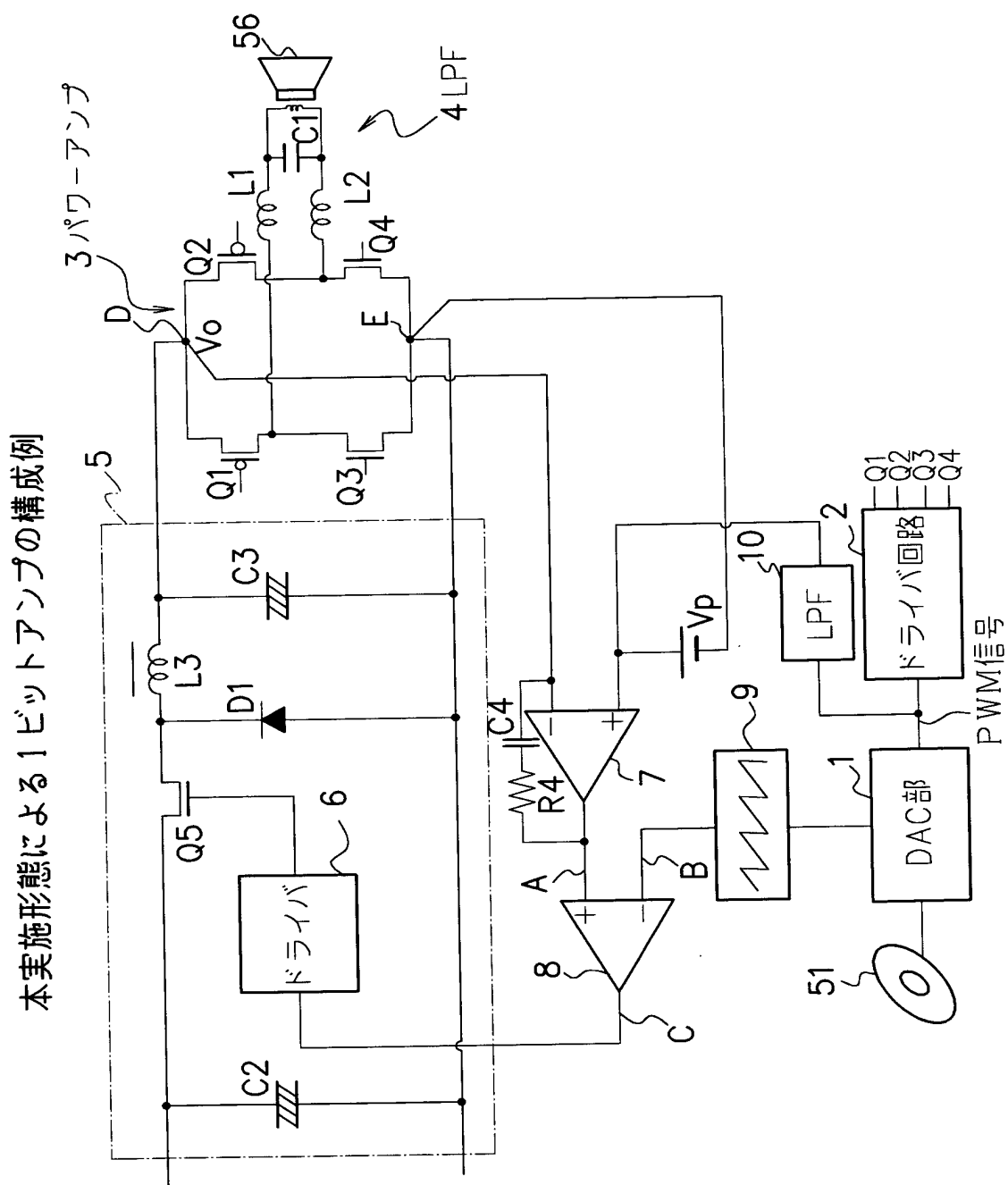
Q 1 ～ Q 4 パワーアンプのMOS トランジスタ

Q 5 スイッチングレギュレータのMOS トランジスタ

【書類名】

凶面

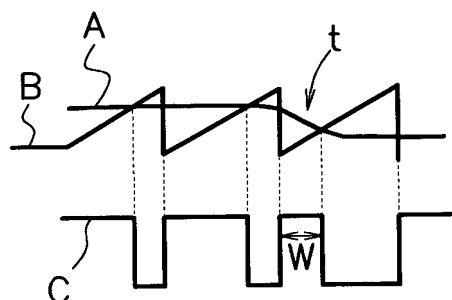
【図 1】





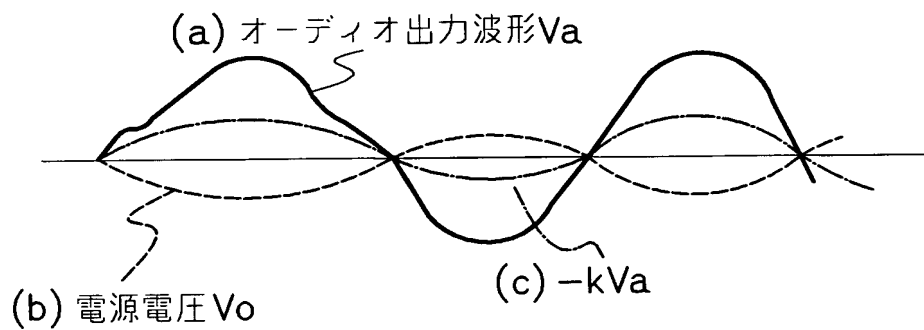
【図 2】

本実施形態の動作説明図

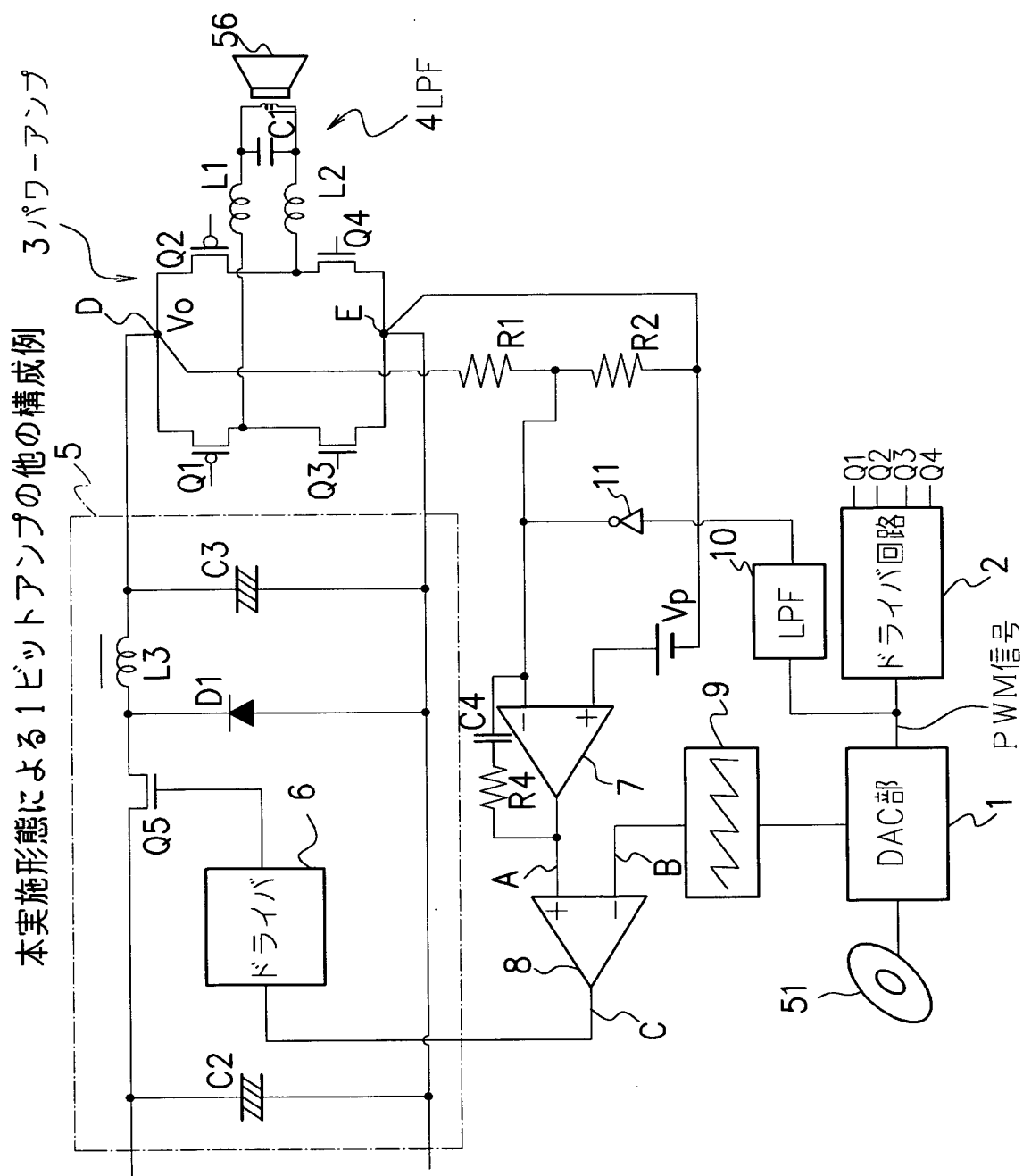


【図 3】

本実施形態の動作原理

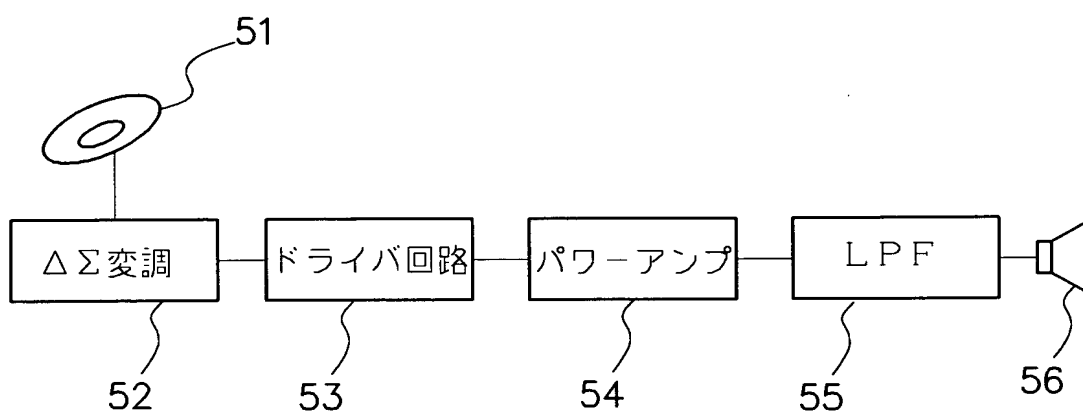


【図 4】



【図 5】

## 従来の 1 ビットアンプ



【書類名】 要約書

【要約】

【課題】 電源電圧の変動等に伴う再生音声の音質劣化をより簡易かつ確実に抑制することができるようにする。

【解決手段】 パワーアンプ3の電源電圧 $V_0$ の変動を検出してスイッチングレギュレータ5にフィードバックする制御ループに加えて、パワーアンプ3を駆動制御する元となるPWM信号を用いてスイッチングレギュレータ5にフィードフォワードする制御ループを設け、フィードバック制御だけでなくフィードフォワード制御も合わせて行うことにより、単純にフィードバック制御する場合に比べて制御の精度を向上させることができるようにし、電源電圧の変動を有効に抑制することができるようにするとともに、デジタル演算により電源電圧の変動を補正する場合と比べて制御をより簡易的に行うことができるようにする。

【選択図】 図1

特願 2 0 0 1 - 0 2 0 0 4 7

出 願 人 履 歷 情 報

識別番号

[ 5 9 1 2 2 0 8 5 0 ]

1. 変更年月日

1 9 9 6 年 5 月 9 日

[変更理由]

住所変更

住 所

新潟県上越市西城町 2 丁目 5 番 1 3 号

氏 名

新潟精密株式会社